

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2 0 0 4 年 9 月 8 日

出 願 番 号
Application Number: 特 願 2 0 0 4 - 2 6 1 6 9 2

パリ条約による外国への出願
に用いる優先権の主張の基礎
となる出願の国コードと出願
番号

The country code and number
of your priority application,
to be used for filing abroad
under the Paris Convention, is

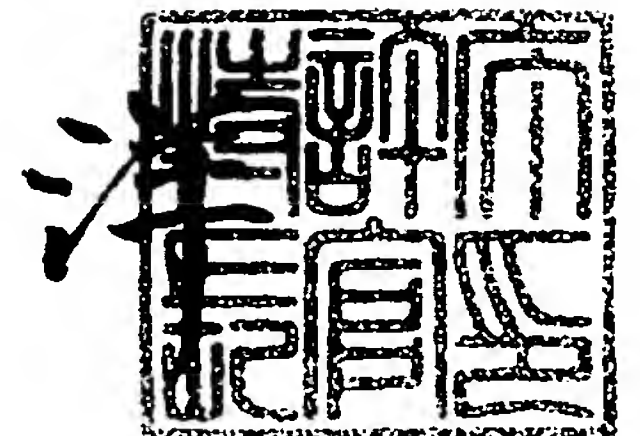
J P 2 0 0 4 - 2 6 1 6 9 2

出 願 人
Applicant(s): 株式会社村田製作所

2 0 0 5 年 7 月 2 7 日

特許庁長官
Commissioner,
Japan Patent Office

小 川



BEST AVAILABLE COPY

【官 規 則】	付 訂 願
【整理番号】	M340575
【あて先】	特許庁長官 小川 洋 殿
【国際特許分類】	H05K 3/46
【発明者】	
【住所又は居所】	京都府長岡京市天神二丁目26番10号 株式会社村田製作所内
【氏名】	小川 伸明
【特許出願人】	
【識別番号】	000006231
【氏名又は名称】	株式会社村田製作所
【代表者】	村田 泰隆
【代理人】	
【識別番号】	100096910
【弁理士】	
【氏名又は名称】	小原 肇
【電話番号】	045(476)5454
【手数料の表示】	
【予納台帳番号】	064828
【納付金額】	16,000円
【提出物件の目録】	
【物件名】	特許請求の範囲 1
【物件名】	明細書 1
【物件名】	図面 1
【物件名】	要約書 1
【包括委任状番号】	0404697

【請求項 1】

表面実装部品が搭載されたセラミック基板と、このセラミック基板に形成された配線パターンとマザー基板の表面電極とを接続するための外部端子電極と、この外部端子電極を端面で支持するように樹脂で形成された凸状の脚部と、を備え、

上記外部端子電極は、上記脚部内に設けられたビアホール導体を介して上記配線パターンに接続されていることを特徴とする複合セラミック基板。

【請求項 2】

上記表面実装部品は、上記セラミック基板の第 1 の主面及び／または第 2 の主面に搭載され、上記凸状の脚部は、上記セラミック基板の第 2 主面に設けられていることを特徴とする請求項 1 に記載の複合セラミック基板。

【請求項 3】

上記凸状の脚部は、上記セラミック基板の第 2 の主面の周縁部に形成されていることを特徴とする請求項 2 に記載の複合セラミック基板。

【請求項 4】

上記第 2 の主面に搭載される上記表面実装部品は、上記凸状の脚部の間に搭載されていることを特徴とする請求項 2 または請求項 3 に記載の複合セラミック基板。

【請求項 5】

上記表面実装部品は、上記凸状の脚部を形成する樹脂と同一の樹脂で被覆されていることを特徴とする請求項 4 に記載の複合セラミック基板。

【請求項 6】

上記凸状の脚部と上記表面実装部品を被覆する樹脂との間に丸みが形成されていることを特徴とする請求項 5 に記載の複合セラミック基板。

【請求項 7】

上記表面実装部品を被覆する樹脂の表面にはスリットが形成されていることを特徴とする請求項 5 または請求項 6 に記載の複合セラミック基板。

【請求項 8】

上記凸状の脚部の角には丸みが形成されていることを特徴とする請求項 1 ～請求項 7 のいずれか 1 項に記載の複合セラミック基板。

【請求項 9】

上記ビアホール導体は、可撓性を備えた導電性樹脂によって形成されていることを特徴とする請求項 1 ～請求項 8 のいずれか 1 項に記載の複合セラミック基板。

【請求項 10】

上記セラミック基板は、複数の低温焼結セラミック層を積層してなるセラミック多層基板であることを特徴とする請求項 1 ～請求項 9 のいずれか 1 項に記載の複合セラミック基板。

【請求項 11】

上記表面実装部品はアレイ状の外部端子電極を有することを特徴とする請求項 1 ～請求項 10 のいずれか 1 項に記載の複合セラミック基板。

【発明の名称】 複合セラミック基板

【技術分野】

【0001】

本発明は、複合セラミック基板に関し、更に詳しくは、回路要素を内蔵し且つセラミック基板と樹脂層とを積層してなる複合セラミック基板に関する。

【背景技術】

【0002】

従来のこの種の技術としては特許文献1に記載の積層電子部品や特許文献2に記載の高周波半導体装置がある。

【0003】

特許文献1に記載の積層電子部品は、内部に回路要素を介在させた状態で複数の絶縁性シートを積層して、相対する主面と該主面間を連結する側面からなる積層体を構成し、該積層体の外表面に、前記回路要素に電気的に接続された複数の外部電極を備え、該外部電極を介して回路基板に実装される積層電子部品において、前記積層体の前記回路基板側に向けられる面の少なくとも略中央部に凹部を設けたものである。このように積層体の回路基板（具体的には可撓性を有するプリント基板）側の面に凹部を設けることによって、回路基板が湾曲した場合でも、プリント基板の湾曲面が積層体の回路基板側の面に接触しないため、積層体への突き上げ力が回避され、積層体のプリント基板からの離脱や積層体の破損を防止している。

【0004】

特許文献2に記載の高周波半導体装置は、セラミック基板の下部にエポキシ樹脂と無機充填物からなる複合樹脂材料層が形成され、その複合樹脂材料層の下部は平坦な形状を有し、かつ外部接続用電極が形成され、前記複合樹脂材料層の内部にはセラミック基板に接続された半導体素子や受動部品を埋設してなるものである。このような構成により、基板下面を実装エリアとして活用でき、実装密度を向上させ、更に、複合樹脂材料層内に半導体素子や受動部品を埋設することにより、耐機械的特性、耐湿性等の信頼性を向上させている。

【0005】

【特許文献1】 特開平09-186042号公報

【特許文献2】 特開2003-124435号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

しかしながら、特許文献1に記載の積層電子部品の場合には、中央部分に凹部を形成することで、突き上げ力を回避することができるが、プリント基板の撓みに追従して積層体全体が撓み、積層体の上面または上下両面に表面実装部品が実装されていない積層体の場合には問題とならないが、受動部品や能動部品等の実装部品が実装されている積層体の場合には、これらの実装部品が積層体の撓みに追従できず、表面実装部品の外部接続用端子が積層体表面の電極から外れ、断線する虞があった。

【0007】

また、特許文献2に記載の高周波半導体装置の場合には、セラミック基板の下面や上面に半導体素子や受動部品等の表面実装部品を実装することにより、基板部品の小型化が可能になるが、この場合にもプリント基板の撓みに追従してセラミック基板が撓むため、表面実装部品がセラミック基板の撓みに追従できず、特許文献1の積層電子部品の場合と同様に、実装部品の外部接続用端子が積層体表面の電極から外れ、断線するという課題があった。

【0008】

本発明は、上記課題を解決するためになされたもので、マザー基板の撓みに起因する複合セラミック基板のマザー基板からの外れによる断線や脱離を防止すると共に、複合セラ

ミッノ至似日中ソイ出大表部口と至似がソソハレによる凹縁にイ出大表部口ソ頂面を閉止
することができる複合セラミック基板を提供することである。

【課題を解決するための手段】

【0009】

本発明の請求項1に記載の複合セラミック基板は、表面実装部品が搭載されたセラミック基板と、このセラミック基板に形成された配線パターンとマザー基板の表面電極とを接続するための外部端子電極と、この外部端子電極を端面で支持するように樹脂で形成された凸状の脚部と、を備え、上記外部端子電極は、上記脚部内に設けられたビアホール導体を介して上記配線パターンに接続されていることを特徴とするものである。

【0010】

また、本発明の請求項2に記載の複合セラミック基板は、請求項1に記載の発明において、上記表面実装部品は、上記セラミック基板の第1の主面及び／または第2の主面に搭載され、上記凸状の脚部は、上記セラミック基板の第2主面に設けられていることを特徴とするものである。

【0011】

また、本発明の請求項3に記載の複合セラミック基板は、請求項2に記載の発明において、上記凸状の脚部は、上記セラミック基板の第2の主面の周縁部に形成されていることを特徴とするものである。

【0012】

また、本発明の請求項4に記載の複合セラミック基板は、請求項2または請求項3に記載の発明において、上記第2の主面に搭載される上記表面実装部品は、上記凸状の脚部の間に搭載されていることを特徴とするものである。

【0013】

また、本発明の請求項5に記載の複合セラミック基板は、請求項4に記載の発明において、上記表面実装部品は、上記凸状の脚部を形成する樹脂と同一の樹脂で被覆されていることを特徴とするものである。

【0014】

また、本発明の請求項6に記載の複合セラミック基板は、請求項5に記載の発明において、上記凸状の脚部と上記表面実装部品を被覆する樹脂との間に丸みが形成されていることを特徴とするものである。

【0015】

また、本発明の請求項7に記載の複合セラミック基板は、請求項5または請求項6に記載の発明において、上記表面実装部品を被覆する樹脂の表面にはスリットが形成されていることを特徴とするものである。

【0016】

また、本発明の請求項8に記載の複合セラミック基板は、請求項1～請求項7のいずれか1項に記載の発明において、上記凸状の脚部の角には丸みが形成されていることを特徴とするものである。

【0017】

また、本発明の請求項9に記載の複合セラミック基板は、請求項1～請求項8のいずれか1項に記載の発明において、上記ビアホール導体は、可撓性を備えた導電性樹脂によって形成されていることを特徴とするものである。

【0018】

また、本発明の請求項10に記載の複合セラミック基板は、請求項1～請求項9のいずれか1項に記載の発明において、上記セラミック基板は、複数の低温焼結セラミック層を積層してなるセラミック多層基板であることを特徴とするものである。

【0019】

また、本発明の請求項11に記載の複合セラミック基板は、請求項1～請求項10のいずれか1項に記載の発明において、上記表面実装部品はアレイ状の外部端子電極を有することを特徴とするものである。

【0020】

本発明の請求項1～請求項11に記載の発明によれば、マザー基板の撓みに起因する複合セラミック基板のマザー基板からの外れによる断線や脱離を防止すると共に、複合セラミック基板自体の表面実装部品と基板からの外れによる断線や表面実装部品の損傷を防止することができる複合セラミック基板を提供することができる。

【発明を実施するための最良の形態】

【0021】

以下、図1～図9に示す実施形態に基づいて本発明を説明する。尚、図1は本発明の複合セラミック基板の一実施形態を示す断面図で、(a)はマザー基板に実装した後の状態を示す図、(b)は実装後のマザー基板が湾曲した状態を示す図、(c)は従来の複合セラミック基板の場合の断線状態を示す図、図2の(a)～(e)は図1に示す複合セラミックの製造工程の要部を示す工程図、図3～図5はそれぞれ本発明の複合セラミック基板の他の実施形態を示す断面図、図6の(a)、(b)はそれぞれ本発明の複合セラミック基板の更に他の実施形態を示す断面図で、(c)、(d)は(b)の○で囲んで部分を拡大して示す断面図、図7の(a)は図6に示す複合セラミック基板のマザー基板側を上にした斜視図、(b)は他の複合セラミック基板を示す(a)に相当する斜視図、図8及び図9はそれぞれ本発明の複合セラミック基板の他の実施形態を示す断面図である。

【0022】

第1の実施形態

本実施例の複合セラミック基板10は、例えば図1の(a)、(b)に示すように、表面実装部品11が搭載されたセラミック基板12と、セラミック基板12に形成された配線パターン13とマザー基板20の表面電極21とを接続するための外部端子電極14と、を備えている。表面実装部品11はセラミック基板12の第1の主面(以下、「上面」と称す。)に搭載され、外部端子電極14はセラミック基板12の第2の主面(以下、「下面」と称す。)側に形成されている。

【0023】

表面実装部品11としては、例えばコンデンサ、インダクタ、抵抗等の受動部品や半導体素子、ガリウム砒素半導体素子等の能動素子が搭載されている。これらの表面実装部品11は、半田または導電性樹脂11Aによってセラミック基板12上面に接合して実装され、あるいは、Au、Al、Cu線を介してワイヤーボンドすることによって実装されている。

【0024】

セラミック基板12は、一枚のセラミックグリーンシートを焼成して形成されたものであっても、複数枚のセラミックグリーンシートの積層体を焼成して形成されたセラミック多層基板であっても良い。従って、以下では、セラミック多層基板にも符号「12」を附して説明する。図1に示すようにセラミック基板12がセラミック多層基板として形成されている場合には、セラミック多層基板12は、図1の(a)、(b)に示すように、複数のセラミック層12Aが積層されて形成されている。

【0025】

セラミック基板12は、低温焼成セラミック(LTCC: Low Temperature Co-fired Ceramic)材料を焼成してなるものであることが好ましい。低温焼成セラミック材料とは、1000℃以下の温度で焼結可能であって、比抵抗の小さな銀や銅等と同時に焼成が可能なセラミック材料である。具体的には、アルミナやフォーステライト等のセラミック粉末にホウ珪酸系ガラスを混合してなるガラス複合系LTCC材料、ZnO-MgO-Al₂O₃-SiO₂系の結晶化ガラスを用いた結晶化ガラス系LTCC材料、BaO-Al₂O₃-SiO₂系セラミック粉末やAl₂O₃-CaO-SiO₂-MgO-B₂O₃系セラミック粉末等を用いた非ガラス系LTCC材料等が挙げられる。セラミック基板13の材料として低温焼結セラミック材料を用いることによって、配線パターン12にAgまたはCu等の低抵抗で低融点をもつ低融点金属を用いることができ、セラミック基板1

と、配線パターン１３は、セラミック層１２Ａの面に沿って形成された面内導体１３Ａと、上下の面内導体１３Ａを接続するビアホール導体１３Ｂとから形成されている。配線パターン１３のうち、セラミック多層基板１２の上下両面にそれぞれ形成された面内導体１３Ａは表面電極１３Ａとして形成されている。配線パターン１３は、例えばＡｇまたはＣｕ等の導電性金属を主成分として含むものが好ましく、面内導体１３Ａとビアホール導体１３Ｂとは同一の金属成分で形成されたものであっても異なる金属成分によって形成されたものであっても良い。

【００２６】

セラミック基板１２が図１の（ａ）、（ｂ）に示すようにセラミック多層基板１２として形成されている場合には、セラミック多層基板１２に形成された配線パターン１３は、図１の（ａ）に示すように、セラミック層１２Ａの面に沿って形成された面内導体１３Ａと、上下の面内導体１３Ａを接続するビアホール導体１３Ｂとから形成されている。配線パターン１３のうち、セラミック多層基板１２の上下両面にそれぞれ形成された面内導体１３Ａは表面電極１３Ａとして形成されている。配線パターン１３は、例えばＡｇまたはＣｕ等の導電性金属を主成分として含むものが好ましく、面内導体１３Ａとビアホール導体１３Ｂとは同一の金属成分で形成されたものであっても異なる金属成分によって形成されたものであっても良い。

【００２７】

而して、外部端子電極１４は、図１の（ａ）、（ｂ）に示すように、セラミック多層基板１２の下面から突出させて形成された脚部１５の突出端面（マザー基板２０の表面電極と２１との接合面）に形成されている。この脚部１５は、樹脂部１５Ａと、樹脂部１５Ａを貫通するビアホール導体１５Ｂと、を有し、例えばセラミック多層基板１２の周縁部の複数個所に形成されている。ビアホール導体１５Ｂは、セラミック多層基板１２の下面に形成された表面電極（面内導体）１３Ａと外部端子電極１４とを電氣的に接続している。尚、セラミック多層基板１２の配線パターン１３とマザー基板２０の表面電極２１とを接続するための外部端子電極１４は、後述するような金属箔で形成しても良いが、脚部１５内のビアホール導体１５Ｂの端面をそのまま外部端子電極として利用することもできる。また、ビアホール導体１５Ｂは、セラミック多層基板１２のビアホール導体１３Ｂと直接接続されていても良い。

【００２８】

外部端子電極１４は、例えば銅等の金属箔によって形成されていることが好ましい。外部端子電極１４を金属箔によって形成されることによって、外部端子電極１４を低抵抗で安価に形成することができる。また、外部端子電極１４の樹脂側を粗面化することによって外部端子電極１４をより強固に脚部１５に接合することができる。外部端子電極１４が厚膜電極でなく銅箔等の金属箔にするのは、外部端子電極１４が樹脂層側、つまり脚部１５側にあって焼成することができないことと、銅箔と樹脂の組み合わせにはプリント配線基板の製法が使えるからである。

【００２９】

脚部１５を形成する樹脂部１５Ａは、特に制限されないが、樹脂材料と無機フィラーとを混合した複合樹脂材料によって形成されている。樹脂材料としては、特に制限されないが、例えば熱硬化性樹脂や光硬化性樹脂を用いることができ、エポキシ樹脂、フェノール樹脂、シアネート樹脂等の熱硬化性樹脂を好ましく用いることができる。また、無機フィラーとしては、特に制限されないが、金属粉末は導電性がある樹脂部の絶縁性を阻害する虞があるため、絶縁性のあるもの、例えば、 Al_2O_3 、 SiO_2 、 TiO_2 等を好ましく用いることができる。

【００３０】

脚部１５を形成するビアホール導体１５Ｂは、樹脂部１５Ａが撓んだ時に追従できるように可撓性を有することが好ましく、例えば半田または導電性樹脂によって形成されていることが好ましい。導電性樹脂は、特に限定されないが、導電性樹脂としては、例えばＡｕ、Ａｇ、Ｃｕ、Ｎｉ等の金属粒子とエポキシ樹脂、フェノール樹脂、シアネート樹脂等の熱硬化性樹脂とを混合したものをを用いることができる。脚部１５の厚み（高さ）は、セラミック多層基板１２の面積や樹脂材料の種類等にもよるが、マザー基板２０の撓みをセラミック多層基板１２に影響しないようにすると共に脚部１５自体の強度を保つために、 $30 \sim 500 \mu m$ が好ましく、 $30 \sim 300 \mu m$ がより好ましい。

【００３１】

次いで、本実施形態の複合セラミック基板は、以下で説明する要領で製造することがで

る。同、図2の(a)～(c)は、図1のミソノ相似の製造上仕の概略を小り図にの
る。

【0032】

(1) セラミックグリーンシートの作製

本実施形態では、まず、例えば中心粒径 $1.0\mu\text{m}$ のアルミナ粒子を55重量部と、中心粒径 $1.0\mu\text{m}$ の軟化点 600°C のホウ珪酸ガラスを45重量部の割合で混合し、この混合物に有機溶媒、分散剤、有機バインダ及び可塑剤を加えてスラリーを調製した後、このスラリーをポリエチレンテレフタレート系樹脂からなるキャリアフィルム上に塗布して、厚みが $10\sim 200\mu\text{m}$ 程度の低温焼結用のセラミックグリーンシートを作製する。

【0033】

然る後、レーザー加工やパンチング加工により直径が 0.1mm 程度のピアホール導体用孔を形成したセラミックグリーンシートを平滑な支持台の上に密着させた状態で、Ag粉末またはCu粉末を主成分とする金属粉末、熱硬化性樹脂、有機溶剤を混練した導電性ペーストを、キャリアフィルム側からスキージを用いて、セラミックグリーンシートのピアホール導体用孔内に押し込むと同時に、余分な導電性ペーストを掻き取ってピアホール導体用のピアペースト層を形成する。この際、支持台に吸引機構を付設してピアホール内を負圧にすることによって、ピアホール内に電極ペーストを確実に充填することができる。そして、各セラミックグリーンシートに導電性ペーストをそれぞれスクリーン印刷によって所定のパターンで印刷し、乾燥した後、面内導体やピアホール導体となる印刷ペースト層や導体ペースト層を配線パターン層として形成する。

【0034】

(2) セラミック多層基板の作製

配線パターン層が形成されたセラミックグリーンシートを所定の順序に従って積層して積層体を得た後、圧力 $100\sim 1500\text{kgf}/\text{cm}^2$ 、温度 $40^{\circ}\text{C}\sim 100^{\circ}\text{C}$ でセラミックグリーンシート同士を圧着し、生の積層体を得る。この生の積層体の脱バインダ処理を行った後、この積層体を、配線パターン層としてAg系を用いる場合には空气中で 850°C 前後、Cu系を用いる場合には N_2 雰囲気中で 950°C 前後で焼成を行って図2の(a)に示すセラミック多層基板12を得る。その後、必要に応じて上下の電極上にNi/SnまたはNi/Au等を湿式メッキ等の手法で成膜する。

【0035】

(3) 外部端子電極の作製

ここでは、従来公知のエッチング法によって銅箔の加工を行って実装用の外部端子電極14を作製することができる。即ち、キャリアフィルム上に厚み $10\sim 40\mu\text{m}$ 程度の銅箔を貼り付け、フォトレジスト塗布、露光、現像、エッチング及びレジスト膜の剥離により銅箔のパターニングを行って、図2の(b)に示すように外部端子電極14を作製する。

【0036】

(4) 脚部用の樹脂シートの作製

まず、脚部15を作製するための樹脂シートを作製する。即ち、例えばエポキシ樹脂、フェノール樹脂、シアネート樹脂等の熱硬化樹脂と、例えば Al_2O_3 、 SiO_2 、 TiO_2 等の無機フィラーを混合した複合樹脂材料を、それぞれドクターブレード法によってキャリアフィルム上にシート状に成形して、図2の(c)に示す半硬化状態(Bステージ)の樹脂シート15''Aを作製する。この際、これらを熱処理することによりエポキシ系熱硬化性樹脂の架橋反応を進め、エポキシ系熱硬化性樹脂がキャリアフィルム上から流れ出さない程度の粘度に調整する。尚、最適な熱処理時間は熱硬化性樹脂の特性によって異なる。

【0037】

(5) 脚部の作製

次いで、この樹脂シート15''Aに、レーザー等でピアホール導体用孔を所定箇所に設け、図2の(c)に示すようにピアホール導体用孔内に半田または導電性樹脂をピアホー

ル等厚１５ｍｍとし、図１に示すように、樹脂部１５Ａを所定枚数積み重ねた後、樹脂部１５Ａについてレーザー加工やパンチング加工等により所望の形状（脚部形状）に樹脂シート１５Ａ（同図の（ｄ）参照）を加工して所定枚数積み重ねて脚部１５に必要な膜厚を得る。この際、樹脂シート１５Ａを所定枚数積み重ねた後にレーザー加工やパンチング加工を行っても良い。ビアホール導体１５Ｂとして半田を用いる場合には半田とセラミック基板１２の下面の面内導体１２Ａや外部端子電極１４との接合にはリフロー工程が用いられる。即ち、セラミック多層基板１２に脚部１５をラミネート後にリフローしても良く、または、表面実装部品の実装後にリフローして表面実装部品の実装後のリフローと同時に溶融及び接合を行うこともできる。

【００３８】

（６）複合セラミック基板の作製

図２の（ｅ）に示すように、外部端子電極１４、脚部１５及びセラミック多層基板１２の順で下方から上方に向けて位置決めを行った後に、積層し、加熱、加圧によるラミネート加工を施す。即ち、セラミック多層基板１２の下面に、脚部１５、更にその脚部１５の下面に外部端子電極１４を貼り合わせることで、図１の（ａ）に示す複合セラミック基板１０を作製する。この際、脚部１５の形態を維持し、確実にセラミック多層基板１２に接合するために、等方圧プレス工法を用いてセラミック多層基板１２と脚部１５及び外部端子電極１４を圧着する。合体後の複合セラミック基板１２及び脚部１５を例えば１７０℃で１時間熱処理を行って脚部１５の樹脂部１５Ａの本硬化処理を行うことができる。次いで、表面実装部品１１をセラミック多層基板１２の上面に半田または導電性樹脂を用いて実装することによって、本実施形態の複合セラミック基板１０をモジュール部品として得ることができる。複合セラミック基板１０の外部端子電極１４は、実装時に半田フィレットのない、ＬＧＡ（ランドグリッドアレイ）構造（図７参照）として構成されている。

【００３９】

ここで、脚部１５の厚み、即ちセラミック多層基板１２からの突出寸法は、例えばセラミックス多層基板１２が□１０ｍｍの場合には少なくとも５０μｍあれば、その機能を発揮する。脚部１５の突出寸法は、セラミック多層基板１２のサイズに即して適宜変更する必要がある。セラミック多層基板１２のサイズが小さければ小さくても良く、逆にセラミック多層基板１２のサイズが大きければ大きくしても良い。脚部１５は、セラミック多層基板１２の下面の周縁部に沿って形成されることが好ましい。セラミック多層基板１２の下面の周縁部に沿って設けることにより、マザー基板２０への実装を安定させ、信頼性を向上させることができる。

【００４０】

本実施形態の複合セラミック基板１０を、マウンターを用いてマザー基板２０へ実装する場合には、予め図３（ａ）に示すように複合セラミック基板１０上面の表面実装部品１１にケース１６を被せておき、マウンターによる複合セラミック基板１０を取り扱い易くしておくことが好ましい。ケース１６としては、特に制限されないが、例えば、洋白やりん青銅等の金属材料を用いることができる。

【００４１】

また、同様の目的で、図３（ｂ）に示すように、複合セラミック基板１０上面全面に熱硬化性樹脂を主成分とする複合樹脂材料をコーティングし、表面実装部品１１を被覆する樹脂層１７を形成しても良い。この場合、使用する樹脂層１７の熱膨張係数と脚部１５を形成する樹脂部１５Ａの熱膨張係数とを略同一にすることが好ましい。これによりリフロー工程等の熱処理工程での複合セラミック基板１０自体の反りやクラックを防止することができる。従って、樹脂層１７としては、熱硬化性樹脂単独ではなく、上述のように脚部１５の樹脂部１５Ａと同一の複合樹脂材料によって形成されていることが好ましい。脚部１５の樹脂部１５Ａと樹脂層１７とを同一の複合樹脂材料によって形成することにより、複合セラミック基板１０自体の反りやクラックをより確実に防止することができる。

【００４２】

マザー基板 20 へ実装すると図 1 の (a) に示すように、複合セラミック基板 10 は、外部端子電極 14 を介してマザー基板 20 の表面電極 21 に対して電氣的に接続される。そして、図 1 の (b) に誇張して示すようにマザー基板 20 が撓むことがあっても、脚部 15 が可撓性を有するため、同図に示すようにマザー基板 20 の撓みに追従してセラミック多層基板 12 自体は変形することがない。従って、従来のようにセラミック多層基板 12 が損傷したり、図 1 の (c) に示すように表面実装部品 11 の一部がセラミック多層基板 12 から外れて断線したり、離脱する虞もない。

【0043】

以上説明したように本実施形態によれば、表面実装部品 11 が搭載されたセラミック基板 12 と、セラミック基板 12 の配線パターン 13 とマザー基板 20 の表面電極 21 とを接続するための外部端子電極 14 と、外部端子電極 14 を端面で支持するように複合樹脂材料で形成された凸状の脚部 15 と、を備え、外部端子電極 14 は、脚部 15 内に設けられたビアホール導体 15B を介して配線パターン 13 に接続されているため、図 1 (b) に示すようにマザー基板 20 が撓んだ時に、脚部 15 がマザー基板 20 に追従して撓むことができ、セラミック多層基板 12 自体の撓みを防ぐことができる。これにより、複合セラミック基板 10 自体がマザー基板 20 から外れて断線したり、図 1 の (c) に示すように表面実装部品 11 がセラミック多層基板 12 から外れて断線したり、表面実装部品 11 自体が損傷したりすることがなく、信頼性を格段に高めることができる。

【0044】

第 2 の実施形態

本実施形態の複合セラミック基板 10A は、例えば図 4 の (a) に示すように、第 1 の実施形態の複合セラミック基板 10 とは逆にセラミック多層基板 12 の下面にのみ表面実装部品 11B が実装されている以外は第 1 の実施形態の複合セラミック基板 10 と同様に構成されている。

【0045】

本実施形態の複合セラミック基板 10A を製造する場合には、第 1 の実施形態の場合と同様にセラミック多層基板 12 を作製した後、セラミック多層基板 12 の下面に表面実装部品 11B を実装し、次いで、第 1 の実施形態と同一要領で脚部 15 及び外部端子電極 14 を作製し、これら両者 14、15 を表面実装部品 11 の外側に位置させてセラミック多層基板 12 に取り付けることによって複合セラミック基板 10A を製造することができる。

【0046】

本実施形態では、表面実装部品 11B を脚部 15 と同様にセラミック多層基板 12 の下面に実装する関係上、脚部 15 は最も突出寸法（厚み）の大きい表面実装部品 11B よりも下方に突出するように形成されている。

【0047】

従って、本実施形態によれば、セラミック多層基板 12 の脚部 15 間の空間を有効に利用して表面実装部品 11B を実装してあるため、第 1 の実施形態と同様の作用効果を期することができる他、複合セラミック基板 10A の更なる小型化、低背化を実現することができる。また、マザー基板 20 が撓んでも、脚部 15 がマザー基板 20 に追従して撓むことができ、セラミック多層基板 12 自体の撓みを防ぎ、図 4 の (b) に示すように表面実装部品 11B がセラミック多層基板 12 から外れて断線したり、表面実装部品 11 自体が損傷したりすることがなく、信頼性を格段に高めることができる。

【0048】

第 3 の実施形態

本実施形態の複合セラミック基板 10B は、例えば図 5 に示すように、第 2 の実施形態におけるセラミック多層基板 12 の下面の他、上面にも表面実装部品 11 が実装されている以外は第 2 の実施形態の複合セラミック基板 10A と同様に構成されている。

【0049】

本実施形態の複合セラミック基板 10B を製造する場合には、第 2 の実施形態の場合と同様にセラミック多層基板 12 の下面に表面実装部品 11B を実装した後、第 1、第 2 の実施形態と同一要領で脚部 15 及び外部端子電極 14 を作製し、これら両者 14、15 を表面実装部品 11B の外側に位置させてセラミック多層基板 12 に取り付け、然る後、第 1 の実施形態と同一要領でセラミック多層基板 12 の上面に表面実装部品 11 を実装することによって複合セラミック基板 10B を製造することができる。この際、セラミック多層基板 12 の上面と下面の表面実装部品 11、11A は、それぞれ要求される機能に応じて適宜選択して実装することができる。

【0050】

従って、本実施形態によれば、セラミック多層基板 12 の上面に表面実装部品 11 を実装すると共にセラミック多層基板 12 の脚部 15 間の空間を有効に利用して表面実装部品 11B を実装してあるため、第 1、第 2 の実施形態と同様の作用効果を期することができる他、更なる高密度実装による高機能化を実現することができる。

【0051】

第 4 の実施形態

本実施形態の複合セラミック基板 10C は、例えば図 6 の (a)、(b) に示すように、第 2 の実施形態におけるセラミック多層基板 12 の下面に実装された表面実装部品 11B を複合樹脂層 18 で被覆した以外は第 2 の実施形態の複合セラミック基板 10A と同様に構成されている。

【0052】

本実施形態の複合セラミック基板 10C を製造する場合には、第 2 の実施形態の場合と同様にセラミック多層基板 12 の下面に表面実装部品 11B を実装した後、複合樹脂層 18、脚部 15 及び外部端子電極 14 を取り付ける。これら三者 14、15、18 を取り付けるには、例えば以下の 2 つの方法によって取り付けることができる。

【0053】

第 1 の方法は、複合樹脂層 18 をラミネートした後、脚部 15 をラミネートする方法である。即ち、第 1 の実施形態と同様にビアホール導体 15B を有する樹脂シートを作製する。樹脂シートは表面実装部品 11B を埋設するに足る厚さになるように複数枚形成する。そして、複数枚の樹脂シートを重ねた後、この積層樹脂シートとセラミック多層基板 12 とを位置決めし、積層樹脂シートをセラミック多層基板 12 にラミネートして表面実装部品 11B を埋設することによって複合樹脂層 18 を形成する。次いで、第 1 の実施形態と同様に作製した、外部端子電極 14 及び脚部 15 をセラミック多層基板 12 に対して位置決めし、第 1 の実施形態と同一要領で外部端子電極 14 及び脚部 15 をセラミック多層基板 12 の複合樹脂層 18 にラミネートし、等方圧プレス工法によって脚部 15 を複合樹脂層 18 の周縁部に圧着し、複合樹脂層 18 及び脚部 15 の樹脂部 15A を本硬化させて複合セラミック基板 10C を作製する。

【0054】

第 2 の方法は、複合樹脂層 18 と脚部 15 とを同時に成形する方法である。即ち、セラミック多層基板 12 に対して、外部端子電極 14 となる銅箔と、積層樹脂シートとを位置決めした後、これら両者をセラミック多層基板 12 の下面にラミネートして表面実装部品 11B を積層樹脂シートによって埋設して樹脂層を形成する。次いで、凸形状を有する金型を用いて樹脂層を下面からプレス加工して凹部に複合樹脂層 18 を形成すると共に凸部に脚部 15 を成形する。次いで、複合樹脂層 18 及び脚部 15 の樹脂部 15A を本硬化させて複合セラミック基板 10C を作製する。

【0055】

本実施形態では、脚部 15 及び複合樹脂層 18 を形成する際、それぞれを構成する複合樹脂材料が流動性の良い状態になっているため、図 6 の (b) において○で囲んだ (c) の部分、つまり複合樹脂層 18 と脚部 15 の境界線部分では複合樹脂材料が硬化する際に滑らかな丸みが形成される。また、図 6 の (b) において○で囲んだ (d) の部分、つまり脚部 15 の角や、その他の角にも複合樹脂材料が硬化する際に滑らかな丸みが形成され

る。

【0056】

本実施形態における脚部15は、例えば図7の(a)、(b)に示すように複合樹脂層18の周縁部に形成されている。脚部15としては、例えば図7の(a)に示すように複数の外部端子電極14に対応して個別に支持するもの、あるいは例えば同図の(b)に示すようにセラミック多層基板12の各辺に沿って形成される複数の外部端子電極14をそれぞれ一つに纏めて支持するものの両タイプがある。脚部15の形態は本実施形態に限られるものではなく、本発明の複合セラミック基板に共通している。

【0057】

従って、本実施形態によれば、セラミック多層基板12の上面に実装された表面実装部品11Bを複合樹脂層18で保護すると共に脚部15を設けたため、表面実装部品11Bのセラミック多層基板12からの離脱をより確実に防止することができると共に、単に複合樹脂層を介してマザー基板に複合セラミック基板を実装する場合と比較してマザー基板の撓みよる影響を脚部15によって緩和し、表面実装部品11Bの断線をより確実に防止し信頼性を高めることができる。

【0058】

また、本実施形態によれば、複合樹脂層18と脚部15の境界線(図6の(c)参照)に滑らかな丸みがあるため、境界線への応力集中を防止し、クラックなどの発生を防止することができ、延いては信頼性が向上する。また、脚部15の角(同図の(d)参照)や、その他の角にも滑らかな丸みがあるため、チッピング等が発生し難く、信頼性を向上させることができる。

【0059】

また、本実施形態によれば、複合樹脂層18の周縁部に脚部15が形成されているため、複合樹脂層18に埋設された表面実装部品11Bが部分的に露出している場合であっても、マザー基板への実装時やハンドリングの際に、露出した部品が外部と接触し難く、表面実装部品11Bの破損を防止でき、信頼性を高めることができる。

【0060】

第5の実施形態

本実施形態の複合セラミック基板10Dは、例えば図8に示すように、第3の実施形態のセラミック多層基板12の下面に実装された表面実装部品11Bを第4の実施形態と同様の複合樹脂層18を形成すると共に、この複合樹脂層18にスリット18Aを設けて構成されている。スリット18Aは、複数の表面実装部品11Bを一個一個に区画するように底部に丸みを持って形成されている。スリット18Aは、例えば第4の実施形態において複合樹脂層18及び脚部15をプレス成形する際に、等方圧プレスすることによって形成することができる。これによってスリット18Aの形態を表面実装部品11Bの凹凸にある程度倣わすことができる。

【0061】

従って、本実施形態によれば、複数の表面実装部品11Bそれぞれに追従する形状にスリット18Aを形成することによって、表面実装部品11Bの外側に一定以上の厚みの複合樹脂層18が存在することとなり、結果として、表面実装部品11Bの複合樹脂層18からの露出を防止することができ、表面実装部品11Bをより確実に保護することができる。

【0062】

第6の実施形態

本実施形態の複合セラミック基板10Eは、例えば図9に示すように、複合樹脂層19が中央部から複数の外部端子電極14に向けて漸次厚くなり、周縁部に複数の脚部15が形成されている。即ち、セラミック多層基板12の下面に設けられる表面電極13Aの厚みを、セラミック多層基板12の内部に設けられる面内導体の厚みよりも厚くすることができる。複合樹脂層19の中央部に向けてなだらかに凹部が形成されている。換言すれば、本実施形態では複合樹脂層19内に表面実装部品を内蔵していないが、内蔵させても良

い。同、図１ではセラミック多層基板１２の配線パターンが目付されている。

【００６３】

従って、本実施形態によれば、第１の実施形態と同様に作用効果を奏することができる。即ち、複合樹脂層１９の周縁部から中央部に向けて漸次窪み平面でないため、マザー基板が撓み、マザー基板が複合セラミック基板１０Ｅに接触した場合でも、接点が一点とならないため、力を分散させることができ、接触部分で発生するクラックを防止することができる。

【００６４】

尚、本発明は、上記各実施形態に何等制限されるものではなく、本発明の趣旨に反しない限り、本発明に含まれる。

【産業上の利用可能性】

【００６５】

本発明は、半導体素子等の能動部品やコンデンサ等の受動部品等の表面実装部品が搭載された複合セラミック基板に好適に利用することができる。

【図面の簡単な説明】

【００６６】

【図１】図１は本発明の複合セラミック基板の一実施形態を示す断面図で、（ａ）はマザー基板に実装した後の状態を示す図、（ｂ）は実装後のマザー基板が湾曲した状態を示す図、（ｃ）は従来の複合セラミック基板の場合の断線状態を示す図である。

【図２】（ａ）～（ｅ）は図１の示す複合セラミック基板の製造工程の要部を示す工程図である。

【図３】本発明の複合セラミック基板の他の実施形態を示す断面図である。

【図４】本発明の複合セラミック基板の更に他の実施形態を示す断面図である。

【図５】本発明の複合セラミック基板の更に他の実施形態を示す断面図である。

【図６】（ａ）、（ｂ）はそれぞれ本発明の複合セラミック基板の更に他の実施形態を示す断面図で、（ｃ）、（ｄ）は（ｂ）の○で囲んで部分を拡大して示す断面図である。

【図７】（ａ）は図６に示す複合セラミック基板のマザー基板側を上にした斜視図、（ｂ）は他の複合セラミック基板を示す（ａ）に相当する斜視図である。

【図８】本発明の複合セラミック基板の更に他の実施形態を示す断面図である。

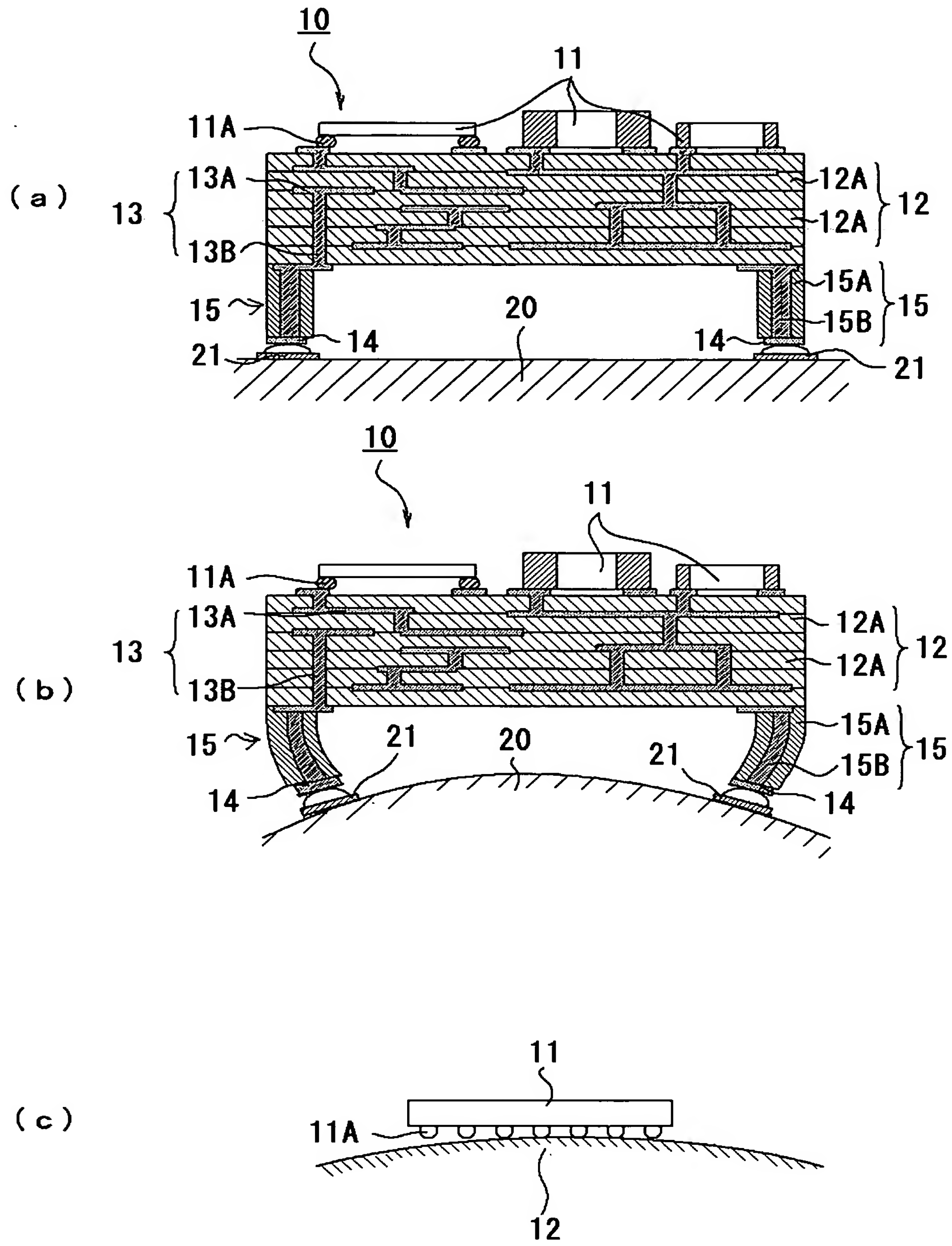
【図９】本発明の複合セラミック基板の更に他の実施形態を示す断面図である。

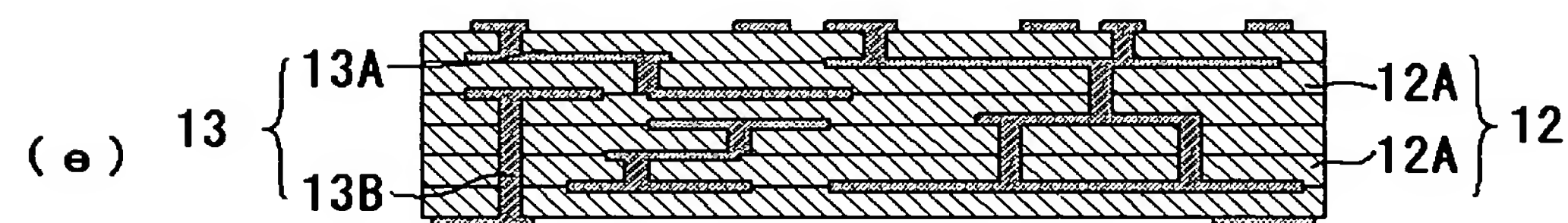
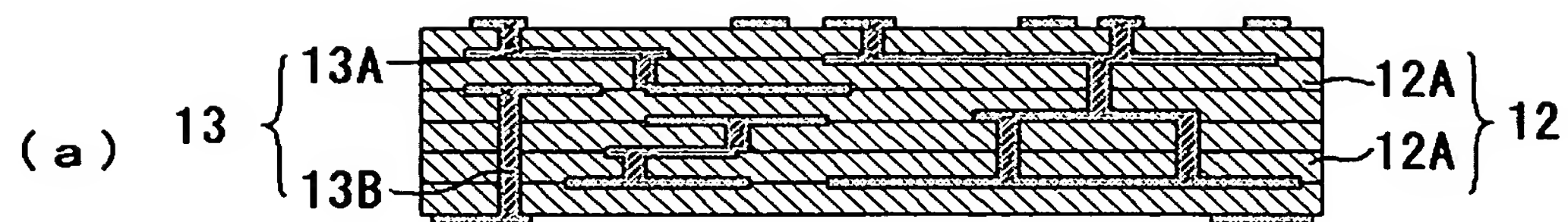
【符号の説明】

【００６７】

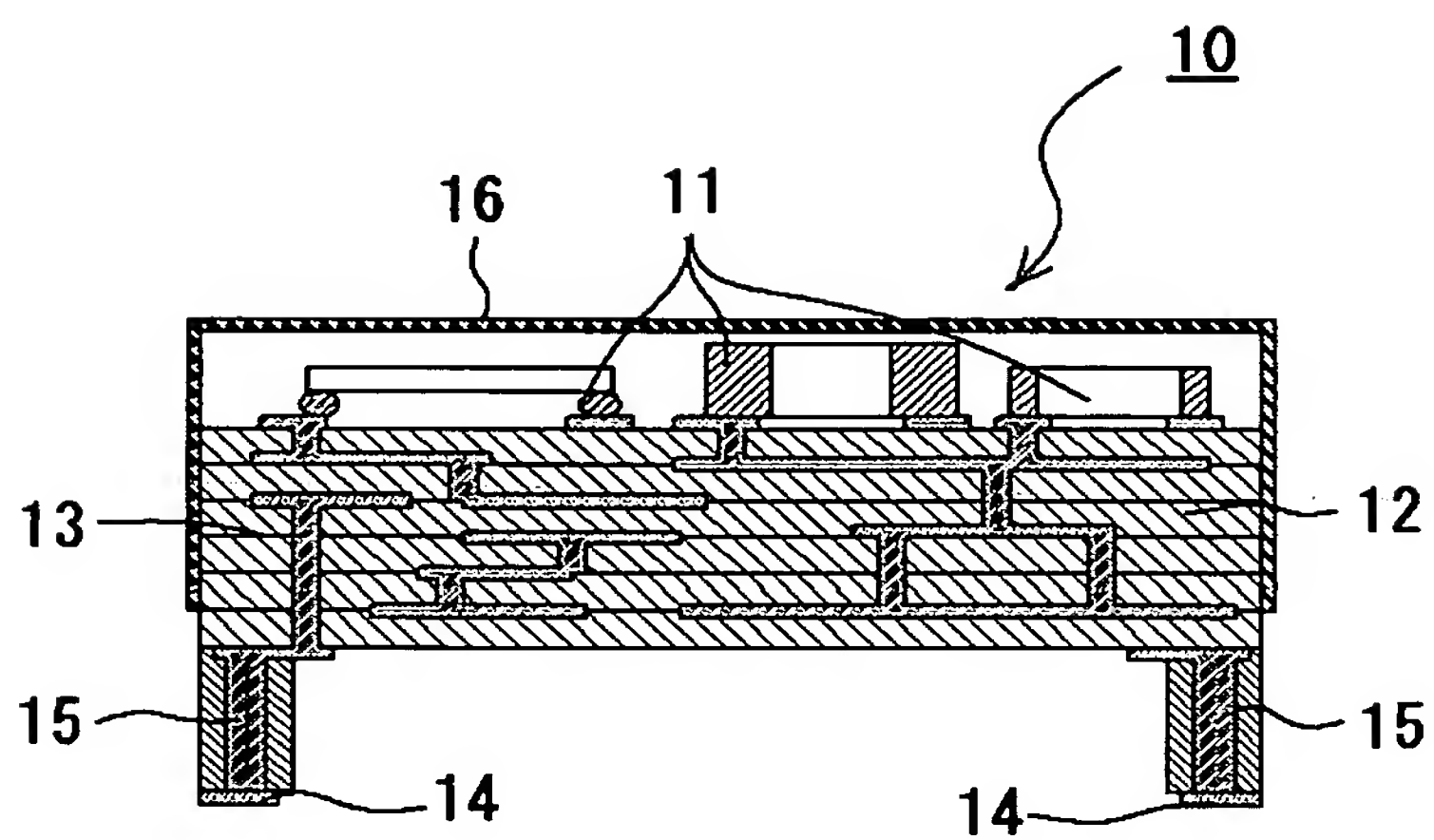
- | | |
|------------------------|--------------------|
| １０、１０Ａ、１０Ｂ、１０Ｃ、１０Ｄ、１０Ｅ | 複合セラミック基板 |
| １１、１１Ｂ | 表面実装部品 |
| １２ | セラミック多層基板（セラミック基板） |
| １２Ａ | セラミック層（低温焼結セラミック層） |
| １３ | 配線パターン |
| １４ | 外部端子電極 |
| １５ | 脚部 |
| １５Ａ | 樹脂部（樹脂） |
| １５Ｂ | ビアホール導体 |
| １８ | 複合樹脂層（樹脂） |
| １８Ａ | スリット |
| ２０ | マザー基板 |
| ２１ | 表面電極 |

【 図 1 】

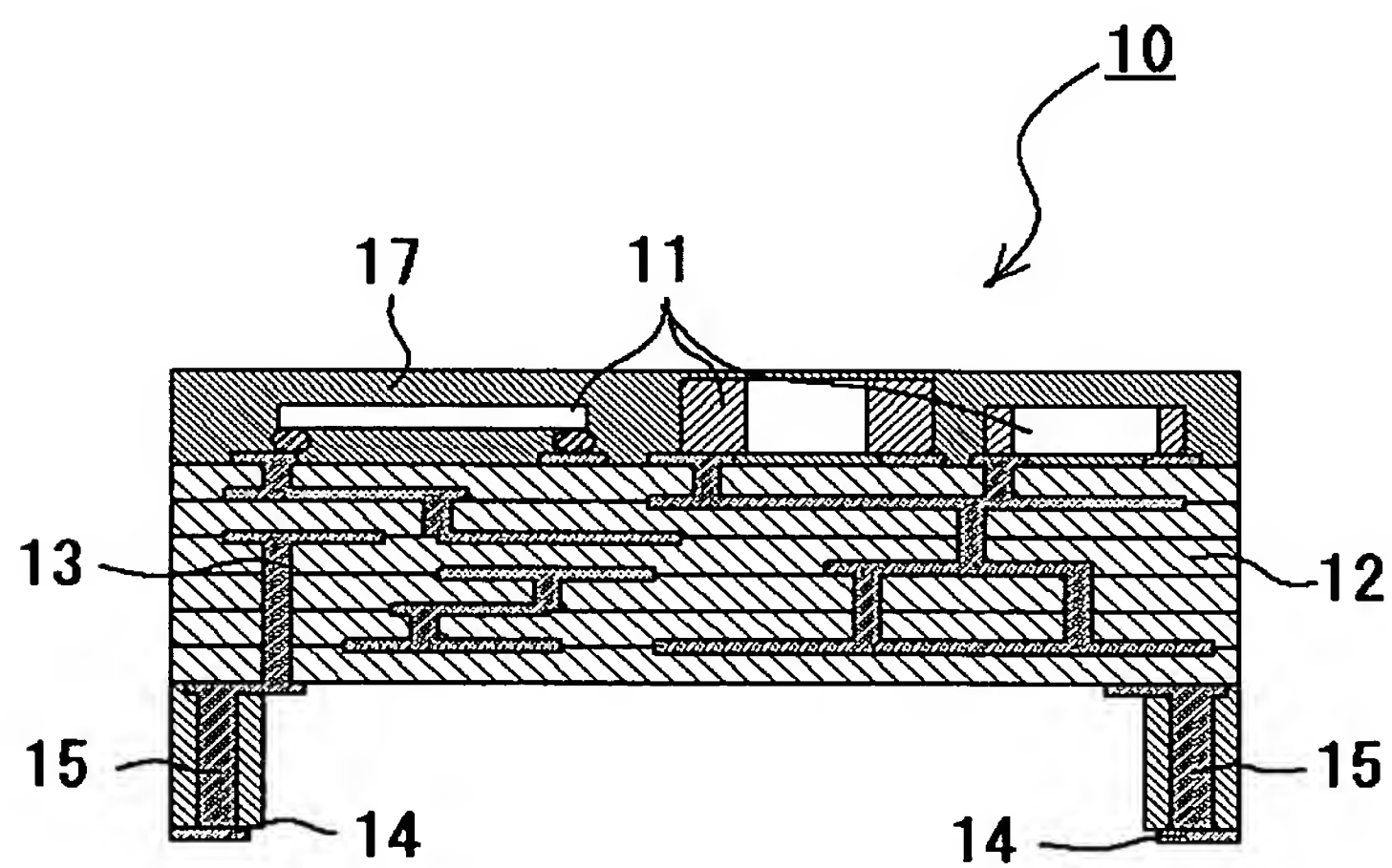


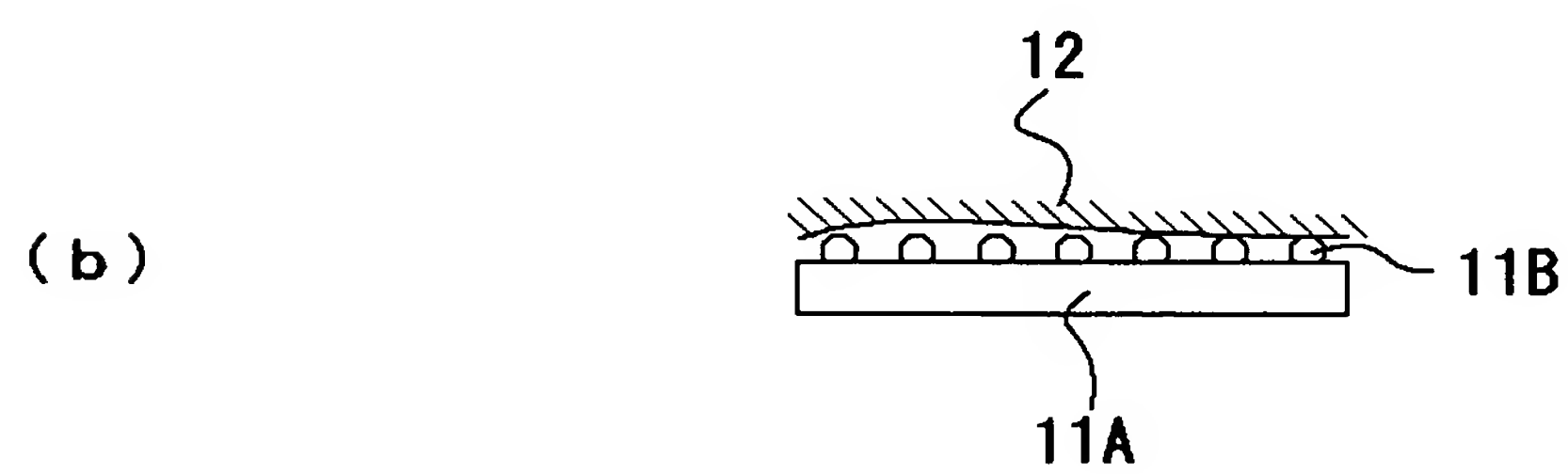
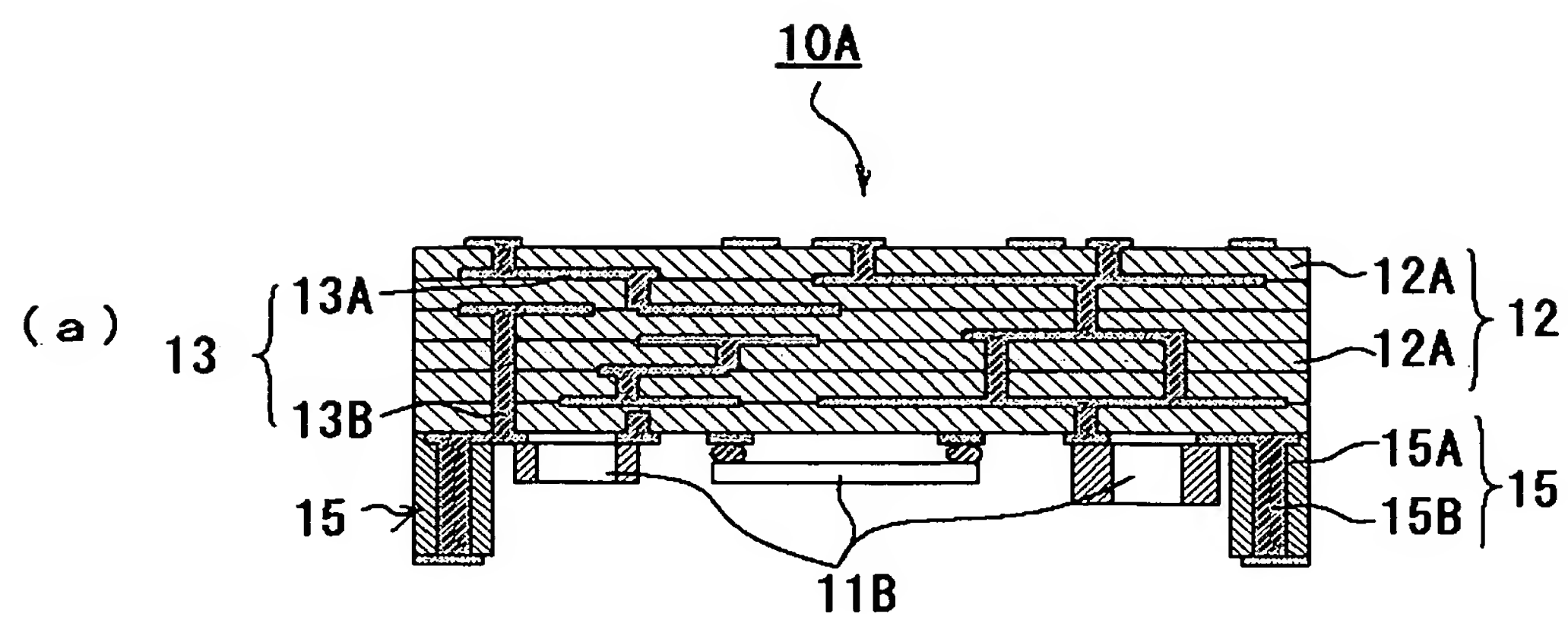


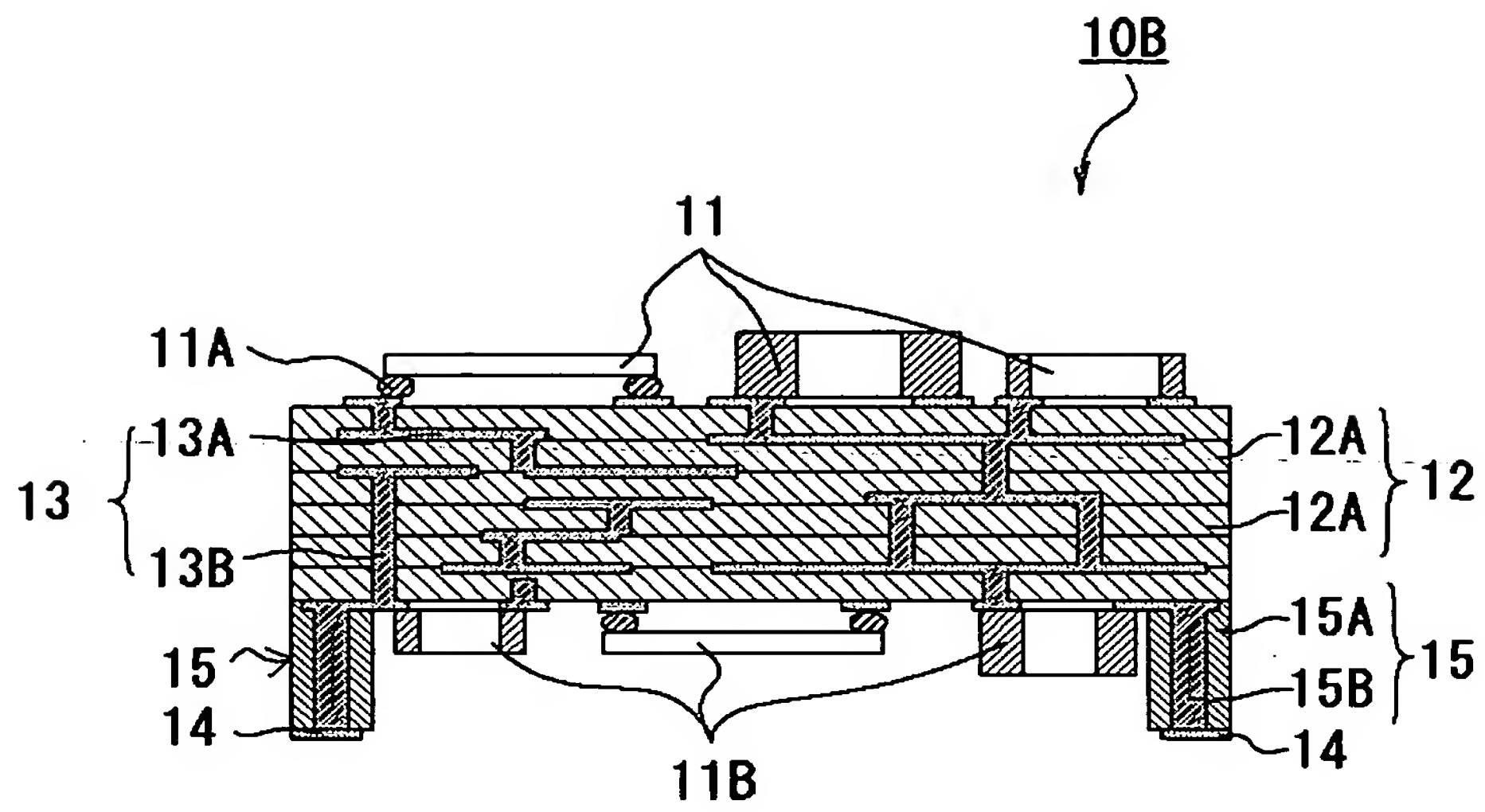
(a)

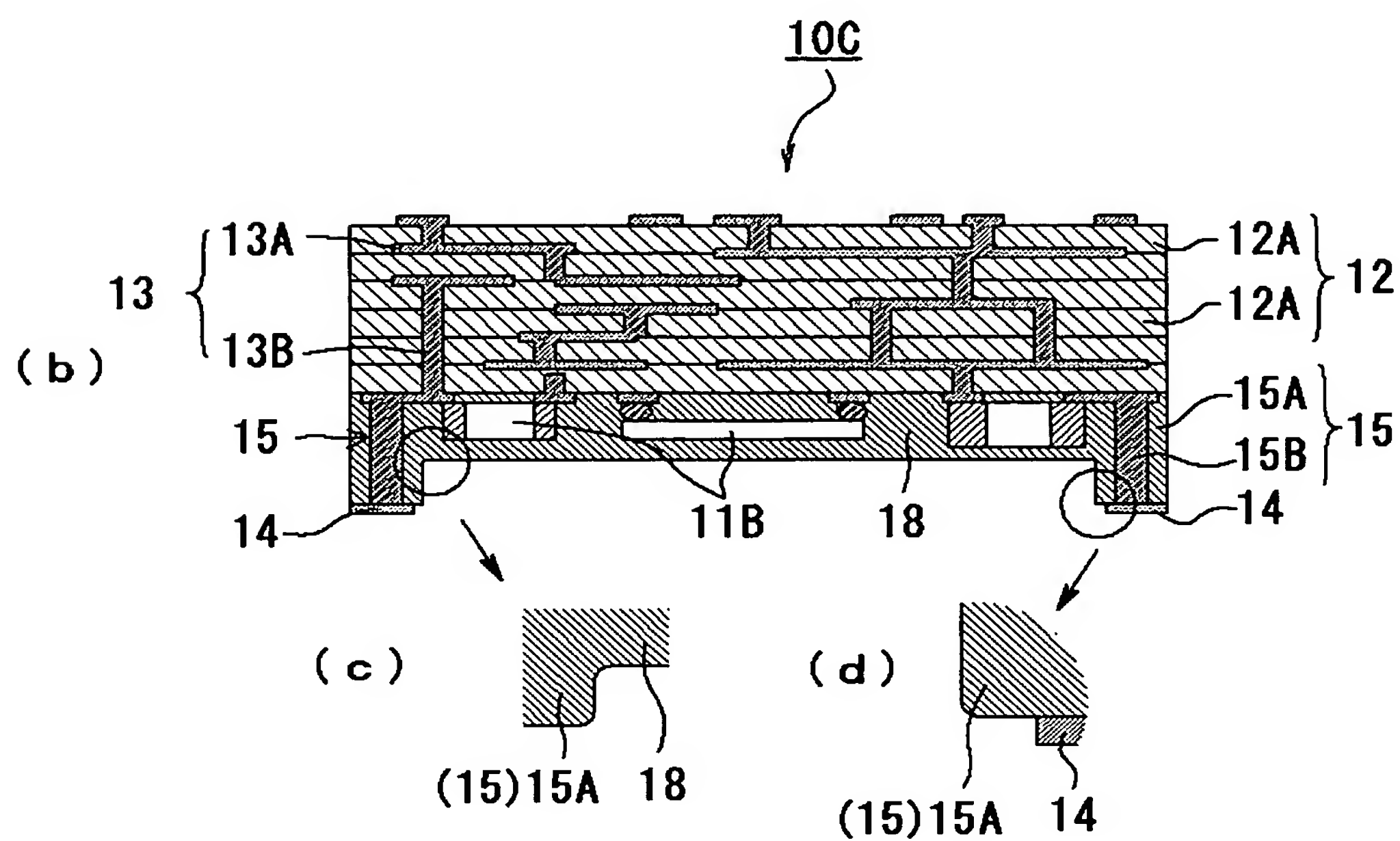
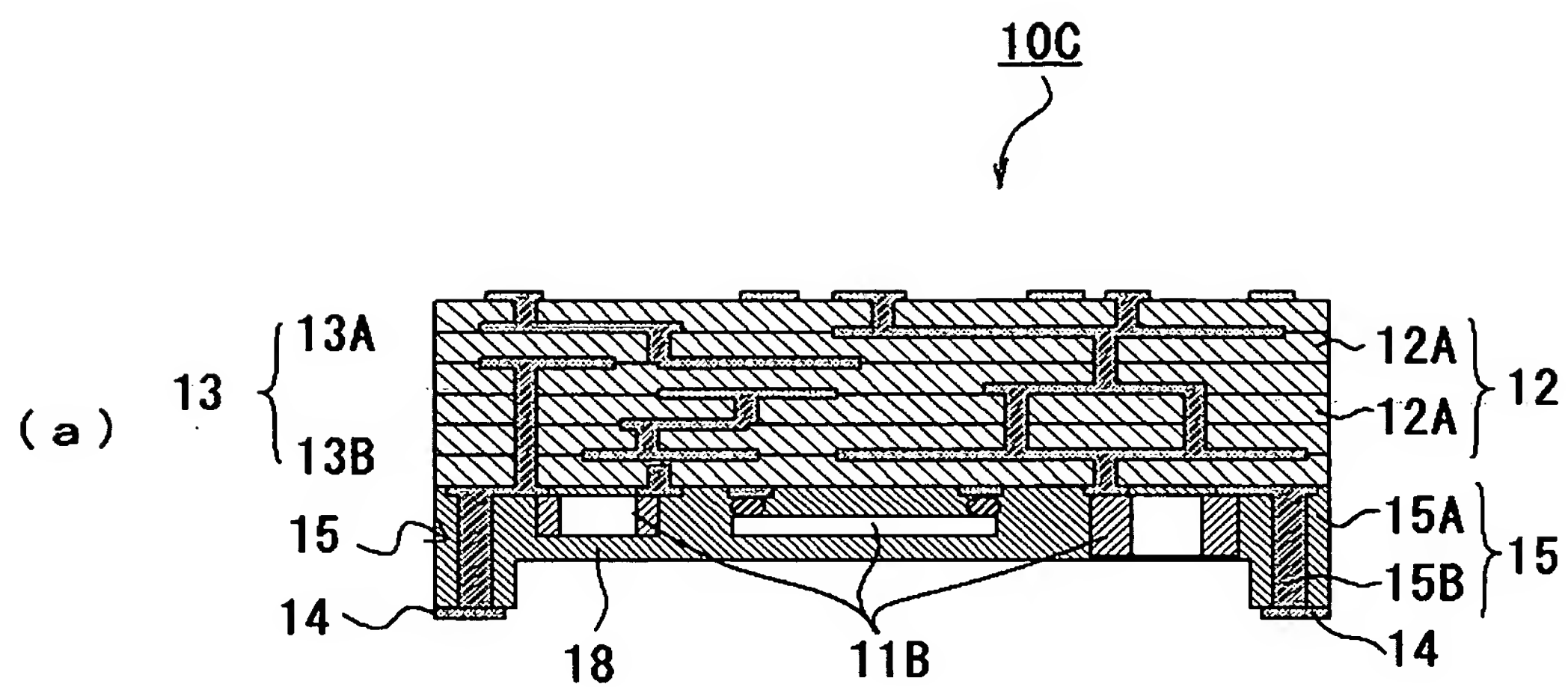


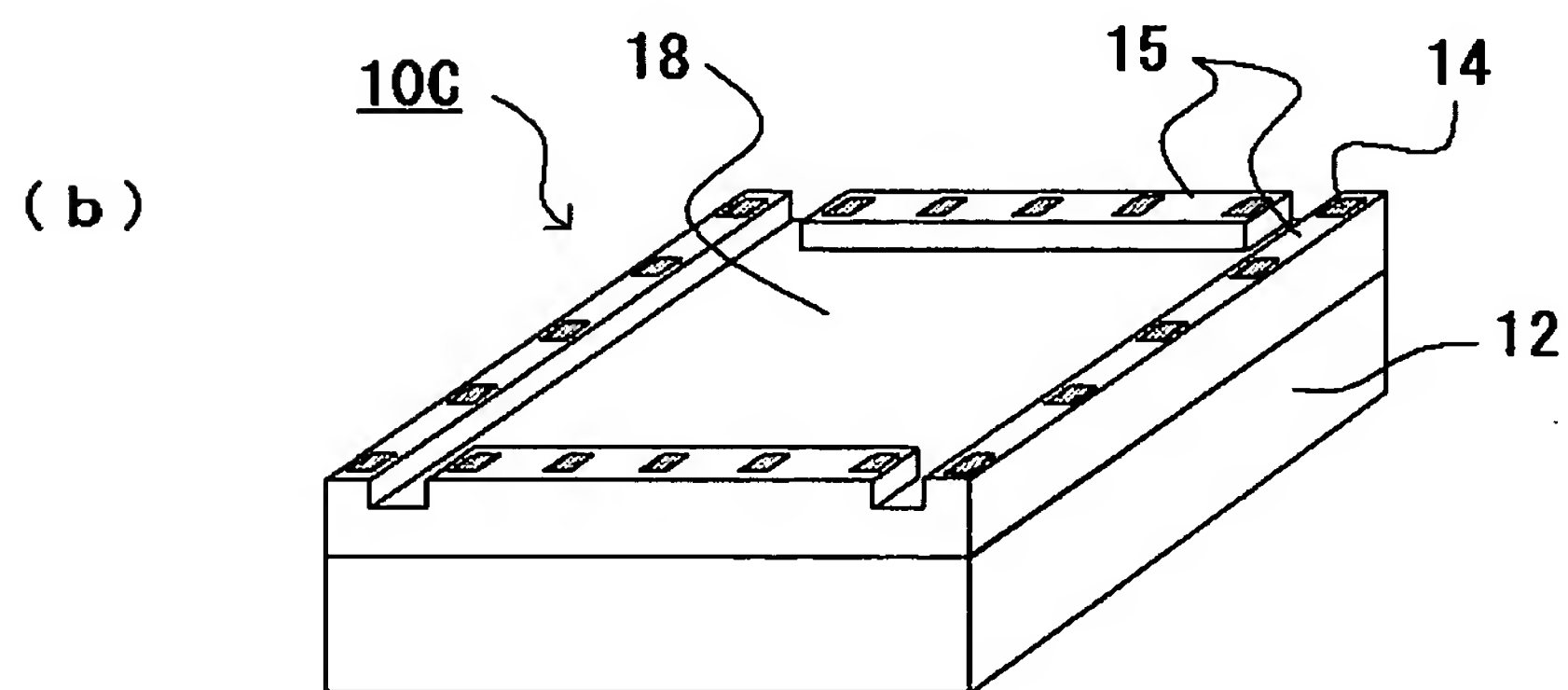
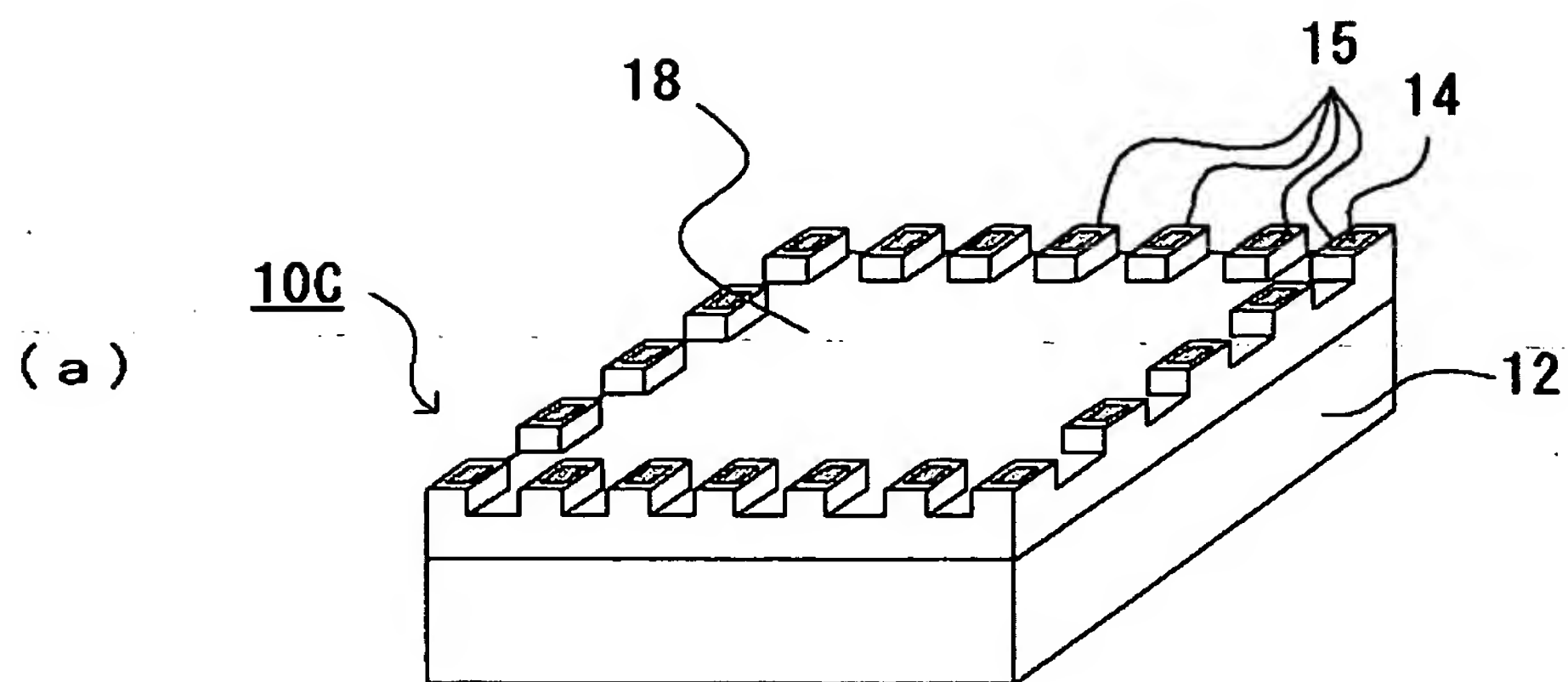
(b)

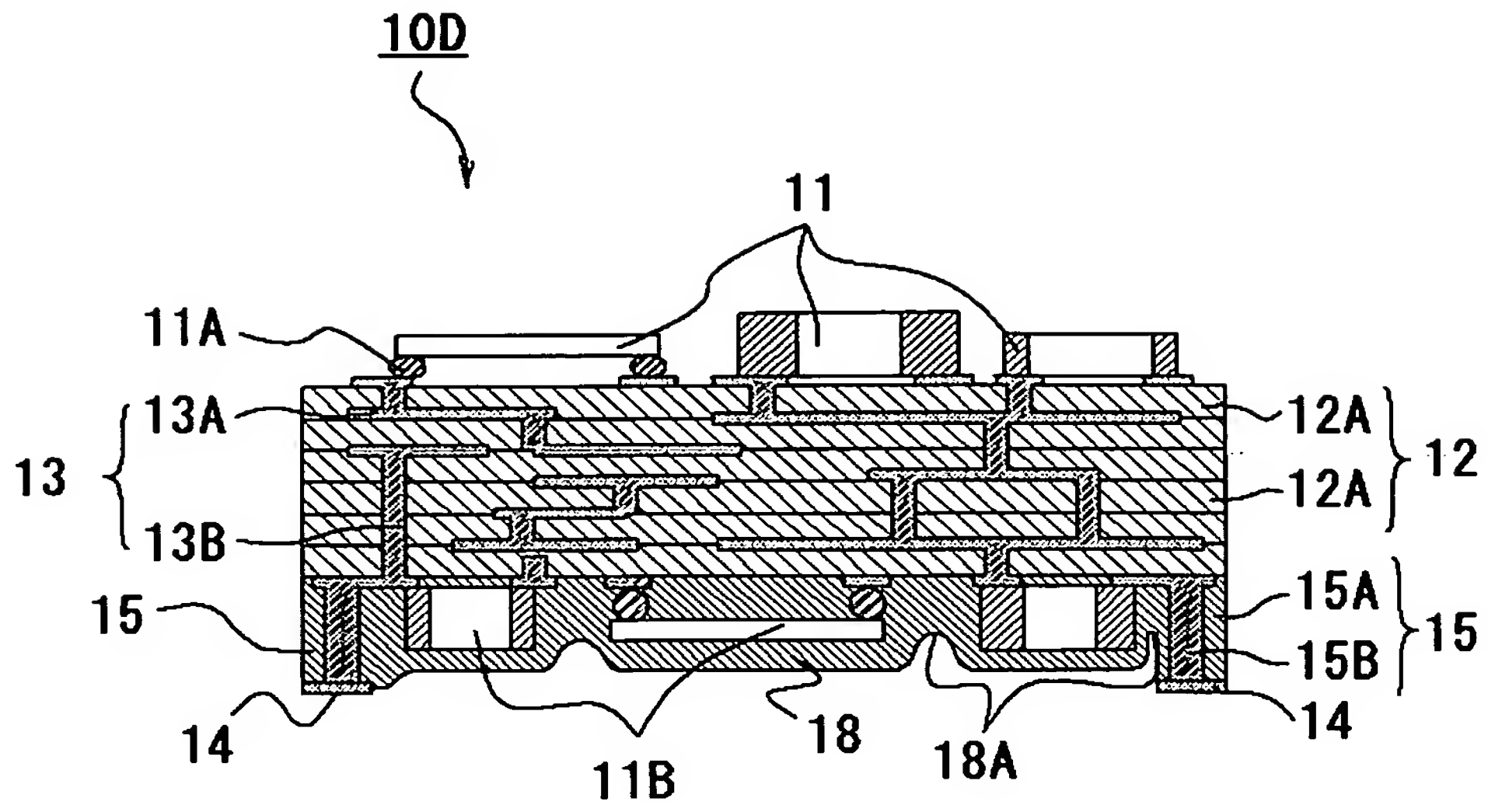




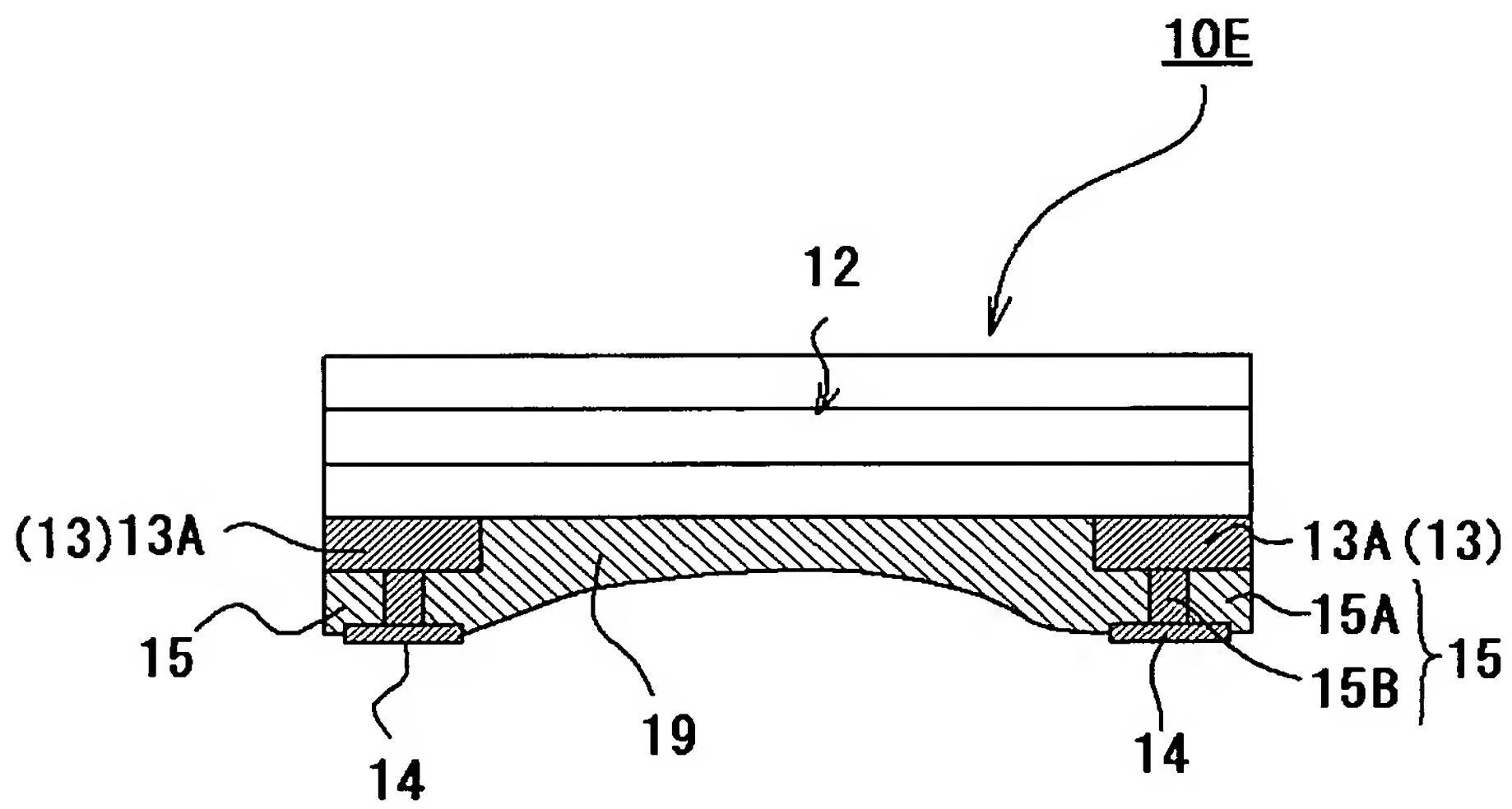








【 図 9 】



【要約】

【課題】従来の複合セラミック基板は、マザー基板の撓みに追従してセラミック基板全体が撓むため、受動部品や能動部品等の実装部品が実装されているセラミック基板の場合には、これらの実装部品がセラミック基板の撓みに追従できず、表面実装部品の外部接続用端子がセラミック基板の電極から外れ、断線する虞があった。

【解決手段】本発明の複合セラミック基板10は、表面実装部品11が搭載されたセラミック基板12と、このセラミック基板12に形成された配線パターン13とマザー基板20の表面電極とを接続するための外部端子電極14と、この外部端子電極14を端面で支持するように樹脂で形成された凸状の脚部15と、を備え、外部端子電極14は、脚部14内に設けられたビアホール導体15Bを介して配線パターン13に接続されている。

【選択図】 図1

【書類名】 手数料補正書（別紙）
【提出日】 平成16年11月 8日
【あて先】 特許庁長官 小川 洋 殿
【事件の表示】
 【出願番号】 特願2004-261692
【補正をする者】
 【識別番号】 000006231
 【氏名又は名称】 株式会社村田製作所
 【代表者】 村田 泰隆
【代理人】
 【識別番号】 100096910
 【弁理士】
 【氏名又は名称】 小原 肇
【発送番号】 105644
【手数料補正】
 【補正対象書類名】 特許願
 【納付金額】 16,000円

0 0 0 0 0 6 2 3 1

19900828

新規登録

京都府長岡京市天神二丁目26番10号

株式会社村田製作所

0 0 0 0 0 6 2 3 1

20041012

住所変更

京都府長岡京市東神足1丁目10番1号

株式会社村田製作所

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP05/012403

International filing date: 05 July 2005 (05.07.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2004-261692
Filing date: 08 September 2004 (08.09.2004)

Date of receipt at the International Bureau: 11 August 2005 (11.08.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse